

Japanese Laid-open Patent Publication No. 11-305746
Paragraphs [0006] to [0004], Figs. 1 & 2
[0006]

[Problems to Solved by the Invention]

5 However, among image signals of an NTSC system
or a PAL system, since broadcasting data and head
switching position data of VTR are included therein,
a monitor image is distorted if the conversion to
a VGA system is directly performed. Herein, in the
10 aforementioned conventional conversion processing,
processing for masking broadcasting data and head
switching position data of VTR among image signals
of an NTSC system or a PAL system is further needed
in addition to the aforementioned conversion
15 processing. In order to perform such mask processing,
it is needed that the aforementioned IC dedicated
to control timing should drive mask processing.
Accordingly, timing processing between ICs must be
set as performing synchronization between
20 horizontal frequency double conversion processing
and mask timing processing, causing a problem in
which a control signal becomes complicated and an
apparatus for performing such control becomes
expensive.

25 [0007]

The present invention has been made with
consideration given to the above-mentioned points,
and intends to provide an image signal processing

apparatus capable of performing frequency conversion processing of an image signal with a simple configuration and an image signal processing method.

5 [0008]

[Means for Solving the Problems]

In order to solve the above problems, the present invention provides an image signal processing apparatus comprising signal processing means for writing or reading a first image signal supplied from an image signal supply source to/from a storage section by changing timing, whereby generating a second image signal, timing generating means for generating a timing signal for providing mask processing to a predetermined portion of the first image signal based on a synchronous signal of the second image signal, mask processing means for providing mask processing to the predetermined portion of the first image signal to supply the first image signal subjected to mask processing to the signal processing means, and display means for displaying an image of the second image signal generated by the signal processing means and subjected to mask processing.

25 [0009]

Moreover, the present invention provides an image signal processing method comprising the signal processing step of writing or reading a first image

signal supplied from an image signal supply source to/from a storage section by changing timing, whereby generating a second image signal, the timing generating step of generating a timing signal for providing mask processing to a predetermined portion of the first image signal based on a synchronous signal of the second image signal, the mask processing step of providing mask processing to the predetermined portion of the first image signal to supply the first image signal subjected to mask processing to the signal processing means, and the display step of displaying an image of the second image signal generated by the signal processing means and subjected to mask processing, whereby displaying the second image signal subjected to mask processing.

[0010]

According to the image signal processing apparatus of the present invention, the following function is performed. For a predetermined horizontal period of the head portion during one vertical period of the first image signal, there is provided data, which is undesirable to be displayed on display means. Such data is unnecessary data when being displayed on a monitor for the second image signal. Then, if it is displayed on the monitor for the second image signal without deleting such data, flicker occurs on the upper and lower portions of

the screen, hence, such data must be subjected to mask processing by mask processing means.

[0011]

The first image signal is supplied to signal
5 processing means, and the signal processing means
generates a horizontal synchronous signal and a
vertical synchronous signal and outputs them based
on a luminance signal of the first image signal. The
vertical synchronous signal is supplied to timing
10 generating means, and the timing generating means
generates a timing signal for mask processing based
on the vertical synchronous signal, and supplies it
to mask processing.

[0012]

15 The timing generating means generates a first
timing signal having a pulse width for a
predetermined period from the rise of the vertical
synchronous signal and a second timing signal, which
rises after the predetermined horizontal period from
20 the rise of the first timing signal.

[0013]

The timing generating means has a pulse width
for a horizontal period, which is a predetermined
period before and after the vertical synchronous
25 signal and to which data to be subjected to mask
processing is included. The timing generating means
calculates the logical OR of the first timing signal
and the second timing signal to generate a mask

signal.

[0014]

The mask processing means provides mask processing to the luminance signal and the color signal of the first image signal using the mask signal, and generates a mask image luminance signal and a mask image color signal to be supplied to the signal processing means. The mask processing means outputs a black level for only the period of the pulse specified by the mask signal, and directly outputs the luminance signal and the color signal of the first image signal for the period of the pulse, which is not specified by the mask signal.

[0015]

Thus, the mask image luminance signal and the mask image color signal, which have been subjected to mask processing, are supplied to the signal processing section. The signal processing section changes timing of writing to the storage section and reading therefrom to convert the horizontal frequency to a predetermined time. At the same time, it converts the luminance signal and the color signal to R (Red), G (Green), and B (Blue) signals using matrix processing, and generates image R, G, B signals to be supplied to the display means. This makes it possible to perform conversion processing for converting the first image signal to the second image signal. The image of the second image signal

subjected to mask processing is displayed on the display means of the second image signal system.

[0016]

[Embodiments of the Invention]

5 The embodiment of the present invention will be described with reference to the drawings. The image signal processing apparatus of this embodiment performs timing control of mask processing based on a vertical synchronous signal just before the
10 horizontal frequency of an image signal is converted from an NTSC system or a PAL system to a VGA (Video Graphics Array) system for a monitor of a personal computer.

[0017]

15 FIG. 1 is a block diagram illustrating the configuration of the image signal processing apparatus according to this embodiment. In FIG. 1, the image signal processing apparatus of this embodiment has an input terminal 1 to which a
20 composite image signal CS is supplied, an input terminal 2 to which a luminance signal is supplied, an input terminal 3 to which a color signal is supplied, a Y/C separation circuit 4 for separating the composite image signal CS into a luminance signal
25 Y and a color signal C, a switch 5 for selectively switching the luminance signal Y separated by the Y/C separation circuit 4 and supplied to a movable contact b and the luminance signal Y inputted to the

input terminal 2 and supplied to a movable contact c so as to output the resultant to a fixed contact a, and a switch 6 for selectively switching the color signal C separated by the Y/C separation circuit 4 and supplied to the movable contact b and the color signal C inputted to the input terminal 3 and supplied to the movable contact c so as to output the resultant to the fixed contact a.

[0018]

10 Regarding mask processing of the image signal, since there are a case of inputting the composite image signal CS and a case of inputting the luminance signal Y and the color signal C, the input terminal 1 capable of inputting the composite image signal CS and input terminals 2 and 3 capable of inputting the luminance signal Y and the color signal C are provided, and they are switched by switches 5 and 6.

[0019]

20 The composite image signal CS or the luminance signal Y and the color signal C, which are supplied to the input terminal 1 or the input terminals 2 and 3 of the image signal recording/reproducing apparatus are sent from the tuner of a combination camera/8mm VTR or that of a TV set.

[0020]

In addition, the combination camera/8mm VTR is composed of a camera section and a VTR section (both

not shown), and a subject image formed by the camera section is converted to an electric signal, and the resultant is subjected to predetermined signal processing by the VTR section, thereafter the
5 resultant is magnetically recorded on a magnetic tape.

[0021]

Moreover, the image signal processing apparatus of this embodiment has a mask processing circuit 7
10 for providing mask processing to broadcast data or head switching position data of VTR among the inputting luminance signals Y of NTSC system or PAL system, and a mask processing circuit 8 for providing mask processing to broadcast data or head switching
15 position data of VTR among the inputting color signals C of NTSC system or PAL system.

[0022]

Still moreover, the image signal processing apparatus of this embodiment has conversion
20 processing to VGA system, which is the standard of resolution to be displayed on the monitor by the personal computer, from NTSC system or PAL system, and synchronous processing and matrix circuit 9 in which timing for writing and reading to/from memory
25 is changed to convert the horizontal frequency to two times (15 KHz 31 KHz) and the luminance signal Y and the color signal C to R (Red), G (Green) and B (Blue) signals by matrix processing concurrently

and a timing generating circuit 10 for generating a timing signal for mask processing in the mask processing circuits 7 and 8 using a vertical synchronous signal (V SYNC) generated by the synchronous processing and matrix circuit 9. Additionally, the VGA system is a standard of resolution to be displayed on the monitor of the personal computer, and 16 colors of twenty-six hundred thousand colors can be displayed with 640 x 480 dots. Then, when the image signal processing apparatus that complies with this standard is set to the personal computer and connected to the monitor, graphics can be displayed with resolution of VGA. [0023]

15 The above-configured image signal processing apparatus of this embodiment performs the following operation. An explanation will be given with reference to the block diagram of FIG. 1 and the timing chart of FIG. 2 showing the timing generation and the operation of mask processing. [0024]

25 When the composite image signal CS is supplied to the input terminal 1, the composite image signal CS is supplied to the Y/C separation circuit 4, and the Y/C separation circuit 4 separates the composite image signal CS into the luminance signal Y and the color signal C. The luminance signal Y separated by the Y/C separation circuit 4 is supplied to the

movable contact b of the switch 5. The color signal C separated by the Y/C separation circuit 4 is supplied to the movable contact b of the switch 6. At this time, the fixed contacts a of the switch 5 and the switch 6 are connected to the movable contacts b, respectively. Whereby, the luminance signal Y and the color signal C separated by the Y/C separation circuit 4 are supplied to the fixed contacts a of the switches 5 and 6.

10 [0025]

Moreover, when the luminance signal Y is supplied to the input terminal 2 and the color signal C is supplied to the input terminal 3, the luminance signal Y inputted to the input terminal 2 is supplied to the movable contact c of the switch 5 and the color signal C inputted to the input terminal 3 is supplied to the movable contact c of the switch 6. At this time, the fixed contacts a of the switch 5 and the switch 6 are connected to the movable contacts c, respectively. Whereby, the luminance signal Y and the color signal C supplied to the input terminals 2 and 3 are supplied to the fixed contacts a of the switches 5 and 6.

[0026]

25 As in the input image luminance signal Y illustrated in FIG.2A and the input image color signal C illustrated in FIG. 2B, there is provided broadcast data 21 such as teletext broadcasting and

the like in the case of a tuner reception for a predetermined horizontal period of the head portion during one vertical period (1V), and there is provided switching position data 22 of the head of VRT for a predetermined period of the rear end portion during one vertical period (1V). Such data 21 and 22 are unnecessary data when being displayed on the monitor of VGA system. Then, if they are displayed on the monitor of the VGA system without deleting them, flicker occurs on the upper and lower portions of the screen, hence, such data must be subjected to mask processing by the mask processing circuits 7 and 8.

[0027]

Herein, the luminance signal Y supplied to the fixed contact a of the switch 5 is supplied to the synchronous processing and matrix circuit 9, and the synchronous processing and matrix circuit 9 generates a horizontal synchronous signal H SYNC and a vertical synchronous signal V SYNC and outputs them based on the luminance signal Y. The vertical synchronous signal V SYNC is supplied to the timing generating circuit 10, and the timing generating circuit 10 generates a timing signal for mask processing based on the vertical synchronous signal V SYNC, and supplies the resultant to the mask processing circuits 7 and 8.

[0028]

More specifically the timing generating circuit 10 generates a timing signal 1 illustrated in FIG. 2D having a pulse width for a predetermined period from the rise of the vertical synchronous signal V illustrated in FIG. 2C and a timing signal 2 illustrated in FIG. 2E, which rises after the predetermined horizontal period from the rise of the first timing signal 1. Herein, the timing signal 1 is generated by, for example, latching the rise signal of the vertical synchronous signal V and latching the horizontal synchronous signal H by only a predetermined horizontal period including data 21 as a clock. Moreover, the timing signal 2 is generated by, for example, counting a predetermined number of horizontal synchronous signals H from the rise signal of the timing signal 1 to be latched and latching the horizontal synchronous signal H by only a predetermined horizontal period including data 22 as a clock.

[0029]

Then, the timing generating circuit 10 generates a mask signal (1+2) shown in FIG. 2F, which has a pulse width for a horizontal period, which is a predetermined period before and after the vertical synchronous signal V and to which data 21 and 22 to be subjected to mask processing are included. And, it supplies the resultant to the mask processing circuits 7 and 8. More specifically, the timing

generating circuit 10 generates the mask signal (1+2) by calculating the logical OR of the first timing signal 1 and the second timing signal 2 via an OR gate.

5 [0030]

The mask processing circuits 7 and 8 provide mask processing to the luminance signal Y and the color signal C using the mask signal (1+2) and generates a luminance signal Y' illustrated in FIG. 2G and a color signal C' illustrated in FIG. 2H, and supplies them to the synchronous processing and matrix circuit 9. More specifically, the mask processing circuits 7 and 8 output a black level during only the period when the mask signal (1+2) is in a high level H by switch-on, and directly output the luminance signal Y and the color signal C for the period when the mask signal (1+2) is in a high level L by switch-off.

[0031]

20 In this way, the mask image luminance signal Y' and the mask image color signal C', both subjected to mask processing, are supplied to the synchronous processing and matrix circuit 9. The synchronous processing and matrix circuit 9 changes timing for writing and reading to/from memory to convert the horizontal frequency to two times (15 KHz 31 KHz) and convert the luminance signal Y and the color signal C to R (Red), G (Green) and B (Blue) signals

by matrix processing concurrently, whereby
generating image R, G, B signals and supplying them
to the VGA monitor. This makes it possible to perform
conversion processing to VGA system, which is the
5 standard of resolution to be displayed on the monitor
by the personal computer, from NTSC system or PAL
system. The signal with horizontal scanning lines
of e.g., about 300 on the upper and lower portion
of the screen, which are not the display area of the
10 screen though, is masked, whereby obtaining a good
image with good quality without having flicker of
the upper and lower portions of the screen on the
monitor of VGA system. Additionally, the horizontal
synchronous signal HSYNC and the vertical
15 synchronous signal VSYNC are supplied to the other
circuits.

[0032]

As mentioned above, in order to display the
image signal on the monitor of the personal computer,
20 there is provided the mask processing circuit to
perform mask processing just before the double
horizontal frequency conversion at the time of
converting the image signal of the NTSC system or
that of the PAL system to R, G, B signals of the VGA
25 system. Mask processing at this time is timed to the
vertical synchronous signal in the timing, thereby
eliminating the need for supplying the other
complicated timing signals from the outer section

and making it possible to configure the timing generating circuit 10 by, for example, the simple latch circuit and the gate circuit using the general purpose IC.

5 [0033]

In addition, since the image signal is managed by the image standard, the accuracy of the aforementioned timing generating circuit 10 can be simply configured using the general purpose IC as mentioned above if it is adjusted to the target specification. Moreover, as mentioned above, since the synchronous timing is synchronous with the image signal without using the dedicated IC, management of timing can be easily performed.

15 [0034]

The image signal processing apparatus of this embodiment comprises synchronous processing and matrix circuit 9 as signal processing means for writing or reading a first image signal supplied from an image signal supply source to/from a storage section by changing timing, whereby generating a second image signal, timing generating circuit 10 as timing generating means for generating a timing signal for providing mask processing to a predetermined portion of the first image signal based on a synchronous signal of the second image signal, masking processing circuits 7 and 8 as mask processing means for providing mask processing to

20

25

the predetermined portion of the first image signal to supply the first image signal subjected to mask processing to the signal processing means, and display means for displaying an image of the second
5 image signal generated by the signal processing means and subjected to mask processing. This makes it possible to generate the timing signal for providing mask processing to a predetermined portion of the first image signal with a simple configuration
10 from the synchronous signal of the second image signal without adjusting the timing between mask processing and signal processing, and to improve the quality of the image to be displayed by display means.
[0035]

15 Also, according to the image signal processing apparatus of this embodiment, in the above description, the timing signal generated by the timing generating circuit 10 as timing generation means provides mask processing to each predetermined
20 horizontal period of the head portion of 1 vertical period of the first image signal and the rear end portion thereof. Hence, it is possible to easily determine the timing at which the mask period is set from the synchronous signal of the second image
25 signal. Whereby, unnecessary data, which is undesired to be displayed on the screen at the time of displaying it by the display means, is deleted to prevent occurrence of flicker on the upper and

lower portions of the screen by simple timing generation.

[0036]

Further, according to the image signal
5 processing apparatus of this embodiment, in the
above description, mask processing using the mask
processing circuits 7 and 8 as mask processing means
is designed such that the first image signal becomes
a block level for the period designated by the timing
10 signal. This makes it possible to perform mask
processing at the simple timing and with simple
switching processing by only changing to the black
level at the timing based on the synchronous signal
of the second image signal without providing the
15 circuit dedicated to adjust timing between signal
processing and mask processing.

[0037]

Furthermore, according to the image signal
processing apparatus of this embodiment, in the
20 above description, the first image signal is the
image signal of NTSC system or that of PAL system.
The second image signal is the image signal of VGA
system. The synchronous processing and matrix
circuit 9 as signal processing means performs
25 reading at timing twice as fast as writing timing.
This makes it possible to perform double horizontal
frequency conversion for converting the image signal
of NTSC system or that of PAL system to R, G, B signals

of VGA system, and to display the image signal on the monitor of the personal computer.

[0038]

Still furthermore, the image signal processing
5 method of this embodiment comprises the signal
processing step of writing or reading a first image
signal supplied from an image signal supply source
to/from a storage section by changing timing,
whereby generating a second image signal, the timing
10 generating step of generating a timing signal for
providing mask processing to a predetermined portion
of the first image signal based on a synchronous
signal of the second image signal, the mask
processing step of providing mask processing to the
15 predetermined portion of the first image signal to
supply the first image signal subjected to mask
processing to the signal processing means, and the
display step of displaying an image of the second
image signal generated by the signal processing
20 means and subjected to mask processing, whereby
displaying the second image signal subjected to mask
processing. This makes it possible to generate the
timing signal for providing mask processing to a
predetermined portion of the first image signal with
25 a simple processing from the synchronous signal of
the second image signal without adjusting the timing
between the mask processing step and the signal
processing step, and to improve the quality of the

image to be displayed by the display step.

[00039]

Also, according to the image signal processing method of this embodiment, in the above description, 5 the timing signal generated by the timing generating step is generated with reference to the vertical synchronous signal of the second image signal, and each predetermined horizontal period of the head portion of 1 vertical period of the first image signal and the rear end portion thereof is subjected to mask 10 processing. Hence, it is possible to easily determine the timing at which the mask period is set from the synchronous signal of the second image signal. Whereby, unnecessary data, which is 15 undesired to be displayed on the screen at the time of displaying it by the display step, is deleted to prevent occurrence of flicker on the upper and lower portions of the screen by simple timing generation.

[0040]

20 Further, according to the image signal processing method of this embodiment, in the above description, mask processing by the mask processing step is designed such that the first image signal becomes a block level for the period designated by 25 the timing signal. This makes it possible to perform mask processing at the simple timing and with simple switching processing by only changing to the black level at the timing based on the synchronous signal

of the second image signal without providing the processing step dedicated to adjust timing between signal processing and mask processing. Additionally, the above embodiment has explained only the case of performing double horizontal frequency conversion at the time of converting the image signal of NTSC system or that of PAL to R, G, B signals of VGA. However, the present invention may be applied to the case of performing a predetermined time horizontal frequency conversion at the time of converting the image signal of high-definition system to R, G, B signals of VGA.

FIG. 1

BLOCK DIAGRAM ILLUSTRATING CONFIGURATION OF IMAGE
SIGNAL PROCESSING APPARATUS OF PRESENT EMBODIMENT

- 5 COMPOSITE IMAGE SIGNAL
 - 1 INPUT TERMINAL
 - 2 INPUT TERMINAL
 - 3 INPUT TERMINAL
 - Y/C SEPARATION
- 10 LUMINANCE SIGNAL
 - COLOR SIGNAL
 - 5 SWITCH
 - 6 SWITCH
 - 7 MASK PROCESSING
- 15 8 MASK PROCESSING
 - 9 SYNCHRONOUS PROCESSING AND MATRIX CIRCUIT
 - 10 TIMING GENERATING CIRCUIT
 - SYNCHRONOUS PROCESSING
 - HORIZONTAL SYNCHRONOUS SIGNAL
- 20 VERTICAL SYNCHRONOUS SIGNAL
 - IMAGE RGB SIGNAL (TO VGA MONITOR)

FIG. 2

- TIMING CHART ILLUSTRATING TIMING GENERATION AND
- 25 OPERATION OF MASK PROCESSING OF PRESENT EMBODIMENT
 - A INPUT IMAGE LUMINANCE SIGNAL
 - B INPUT IMAGE COLOR SIGNAL
 - C VERTICAL SYNCHRONOUS SIGNAL

D TIMING SIGNAL
E TIMING SIGNAL
F MASK SIGNAL
G MASK IMAGE LUMINANCE SIGNAL
5 H MASK IMAGE COLOR SIGNAL
21 BROADCAST DATA (TUNER RECEPTION)
22 VTR SWITCHING POSITION

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-305746

(43)公開日 平成11年(1999)11月5日

(51)IntCl. ⁶	識別記号	F I
G 0 9 G 5/00	5 2 0	G 0 9 G 5/00 5 2 0 V
		5/18
H 0 4 N 7/01		H 0 4 N 7/01 Z
		9/00 B
		9/64 Z
		審査請求 未請求 請求項の数 7 O L (全 8 頁) 最終頁に続く

(21)出願番号 特願平10-111055

(22) 出願日 平成10年(1998)4月21日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)發明者 池谷 伸人

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

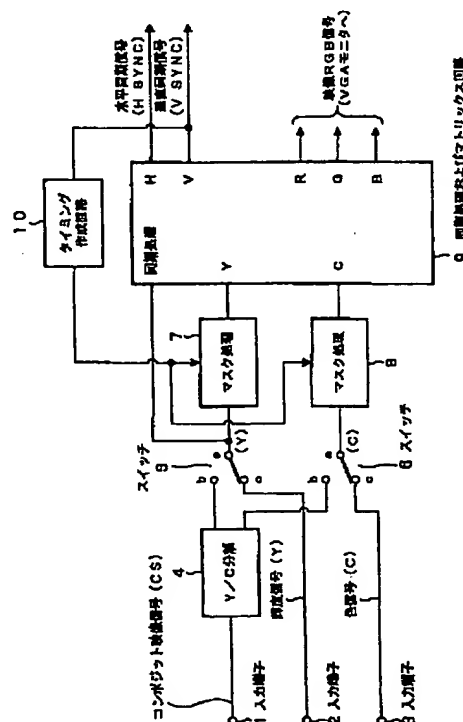
(74) 代理人 弁理士 松隈 秀盛

(54) 【発明の名称】 映像信号処理装置及び映像信号処理方法

(57) 【要約】

【課題】 簡単な構成で映像信号の周波数変換処理をすることができる映像信号処理装置及び映像信号処理方法を提案するものである。

【解決手段】 映像信号処理装置は、NTSC方式またはPAL方式の映像信号をVGA方式の映像信号を生成する同期処理およびマトリックス回路9と、VGA方式の映像信号の垂直同期信号に基づいて、NTSC方式またはPAL方式の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング作成回路10と、タイミング信号に基づいて、マスク処理するマスク処理回路7、8と、マスク処理後のVGA方式の映像信号の画像を表示させるVGAモニタと、を備え、マスク処理と信号処理とのタイミングの調整をすること無く、簡単な構成でマスク処理するためのタイミング信号を生成することができる。



本実施例の形態の映像信号処理装置の構成を示すブロック図

【特許請求の範囲】

【請求項1】 映像信号供給源から供給された第1の映像信号を記憶部に対してタイミングを変えて書き込みまたは読み出しを行うことにより第2の映像信号を生成する信号処理手段と、

上記第2の映像信号の同期信号に基づいて、上記第1の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング生成手段と、

上記タイミング信号に基づいて、上記第1の映像信号の所定部分をマスク処理してマスク処理後の第1の映像信号を上記信号処理手段に供給するマスク処理手段と、

上記信号処理手段により生成されたマスク処理後の第2の映像信号の画像を表示させる表示手段と、
を備えたことを特徴とする映像信号処理装置。

【請求項2】 請求項1記載の映像信号処理装置において、

上記タイミング生成手段により生成されたタイミング信号は、第1の映像信号の1垂直期間の先端部分および後端部分の、それぞれ所定水平期間をマスク処理するようにしたことを特徴とする映像信号処理装置。

【請求項3】 請求項1記載の映像信号処理装置において、

上記マスク処理手段によるマスク処理は、上記タイミング信号により指定された期間において上記第1の映像信号を黒レベルにするようにしたことを特徴とする映像信号処理装置。

【請求項4】 請求項1記載の映像信号処理装置において、

上記第1の映像信号はNTSC方式またはPAL方式の映像信号であり、上記第2の映像信号はVGA方式の映像信号であり、上記信号処理手段は、書き込みタイミングに対して2倍のタイミングで読み出しを行うようにしたことを特徴とする映像信号処理装置。

【請求項5】 映像信号供給源から供給された第1の映像信号を記憶部に対してタイミングを変えて書き込みまたは読み出しを行うことにより第2の映像信号を生成する信号処理ステップと、

上記第2の映像信号の同期信号に基づいて、上記第1の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング生成ステップと、

上記タイミング信号に基づいて、上記第1の映像信号の所定部分をマスク処理した後に、マスク処理後の第1の映像信号を上記信号処理ステップにより信号処理をさせるマスク処理ステップと、

上記信号処理ステップにより生成されたマスク処理後の第2の映像信号の画像を表示させる表示ステップと、
を備え、マスク処理された第2の映像信号を表示するようにしたことを特徴とする映像信号処理方法。

【請求項6】 請求項5記載の映像信号処理方法において、

上記タイミング生成ステップにより生成されたタイミング信号は、上記第2の映像信号の垂直同期信号を基準にして生成され、第1の映像信号の1垂直期間の先端部分および後端部分の、それぞれ所定水平期間をマスク処理するようにしたことを特徴とする映像信号処理方法。

【請求項7】 請求項5記載の映像信号処理方法において、

上記マスク処理ステップによるマスク処理は、上記タイミング信号により指定された期間においてスイッチングにより、上記第1の映像信号を黒レベルにするようにしたことを特徴とする映像信号処理方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、パーソナルコンピュータ（以下、「パソコン」という。）用モニターに映像信号（NTSC方式/PAL方式）を表示させるための信号処理を行う映像信号処理装置及び映像信号処理方法に関する。

【0002】

【従来の技術】 従来、カメラ一体型8ミリビデオテープレコーダ（以下、「カメラ一体型8ミリVTR」という。）は、カメラ部とVTR部とにより構成され、カメラ部により撮像された被写体の映像が電気信号に変換され、VTR部により所定の信号処理を施された後に磁気テープに磁気記録されるようになされていた。そして、VTR部で磁気テープに記録された映像信号は再生されてモニタに供給され、映像信号の画像を表示するようにしていた。

【0003】 また、テレビジョン受像機により受信された映像信号は直接テレビジョン受像機により映像信号の画像を表示され、またはビデオテープレコーダのチューナー部で受信された映像信号はモニタに供給され、映像信号の画像を表示するようにしていた。

【0004】 ここで、パソコン用のモニタで上述した映像信号を表示させるためには、NTSC方式またはPAL方式からパソコンでモニタ表示する解像度の規格であるVGA（Video Graphics Array）方式への変換処理を施さなければならない。この変換処理は、メモリに対する書き込みおよび読み出しのタイミングを変えて水平周波数を変換すると同時に、マトリックス処理により輝度信号Yおよび色信号CからR（赤）、G（緑）、B（青）信号に変換する処理である。

【0005】 上述のように、NTSC方式またはPAL方式からパソコン用のモニタのためのVGA方式へ変換を行う際には、水平周波数を2倍（15KHz→31KHz）にするようにして変換処理を行っていた。具体的には、入力されるNTSC方式またはPAL方式の映像同期信号と変換処理回路専用のタイミング信号とを用いることによって、水平映像信号と水平同期信号の水平周

波数2倍変換処理を行っていた。一般的に行われている専用IC(集積回路)等を使用したこの変換処理系では、外部から供給されるコントロール信号により処理のタイミングを可変でき、詳細な設定を可能にしていた。

【0006】

【発明が解決しようとする課題】しかし、入力されるNTSC方式またはPAL方式の映像信号のうちの放送データやVTRのヘッドスイッチングポジションデータが含まれるため、そのままVGA方式に変換するとモニタの画像が乱れてしまう。そこで、上述した従来の変換処理においては、上述した変換処理に加えて、入力されるNTSC方式またはPAL方式の映像信号のうちの放送データやVTRのヘッドスイッチングポジションデータをマスクする処理がさらに必要である。このようなマスク処理を行うためには、上述したコントロールタイミング専用ICがマスク処理を駆動する必要がある。従って、水平周波数2倍変換処理とマスクタイミング処理の同期を取りながらIC間のタイミング処理の設定を行う必要があるため、コントロール信号が複雑であり、このようなコントロールを行うための装置が高価となるという不都合があった。

【0007】本発明は以上の点を考慮してなされたもので、簡単な構成で映像信号の周波数変換処理をすることができ映像信号処理装置及び映像信号処理方法を提案しようとするものである。

【0008】

【課題を解決するための手段】かかる課題を解決するため本発明の映像信号処理装置は、映像信号供給源から供給された第1の映像信号を記憶部に対してタイミングを変えて書き込みまたは読み出しを行うことにより第2の映像信号を生成する信号処理手段と、上記第2の映像信号の同期信号に基づいて、上記第1の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング生成手段と、上記タイミング信号に基づいて、上記第1の映像信号の所定部分をマスク処理してマスク処理後の第1の映像信号を上記信号処理手段に供給するマスク処理手段と、上記信号処理手段により生成されたマスク処理後の第2の映像信号の画像を表示させる表示手段とを備えたものである。

【0009】また、この発明の映像信号処理方法は、映像信号供給源から供給された第1の映像信号を記憶部に対してタイミングを変えて書き込みまたは読み出しを行うことにより第2の映像信号を生成する信号処理ステップと、上記第2の映像信号の同期信号に基づいて、上記第1の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング生成ステップと、上記タイミング信号に基づいて、上記第1の映像信号の所定部分をマスク処理した後に、マスク処理後の第1の映像信号を上記信号処理ステップにより信号処理をさせるマスク処理ステップと、上記信号処理ステップにより生

成されたマスク処理後の第2の映像信号の画像を表示させる表示ステップとを備え、マスク処理された第2の映像信号を表示するようにしたものである。

【0010】本発明の映像信号処理装置によれば、以下の作用をする。第1の映像信号の1垂直期間のうちの先頭部分の所定水平期間には表示手段に表示させたくないデータが設けられている。このようなデータは、第2の映像信号のモニタに表示する際には、不要なデータであり、これらを削除しないで第2の映像信号のモニタに表示すると、画面の上下にちらつきが現れるため、これらのデータをマスク処理手段によりマスク処理する必要がある。

【0011】第1の映像信号は信号処理手段に供給されていて、信号処理手段はこの第1の映像信号の輝度信号に基づいて水平同期信号および垂直同期信号を生成して出力する。この垂直同期信号はタイミング生成手段に供給されていて、タイミング生成手段はこの垂直同期信号に基づいて、マスク処理のためのタイミング信号を生成して、マスク処理手段に供給する。

【0012】タイミング生成手段は、垂直同期信号の立ち上がりから所定期間のパルス幅を有する第1のタイミング信号と、第1のタイミング信号の立ち上がりから所定水平期間後に立ち上がる第2のタイミング信号とを生成する。

【0013】そして、タイミング生成手段は、垂直同期信号の前後の所定期間であって、マスク処理すべきデータが含まれる水平期間のパルス幅を有する、マスク信号を生成して、マスク処理手段に供給する。タイミング生成手段は、第1のタイミング信号および第2のタイミング信号の論理和を演算してマスク信号を生成する。

【0014】マスク処理手段は、マスク信号により第1の映像信号の輝度信号および色信号に対してマスク処理を施して、マスク映像輝度信号およびマスク映像色信号を生成して信号処理手段に供給する。マスク処理手段は、マスク信号で指定されたパルス幅の期間だけ黒レベルを出力し、マスク信号で指定されない期間には第1の映像信号の輝度信号および色信号をそのまま出力する。

【0015】このようにして、マスク処理を施されたマスク映像輝度信号およびマスク映像色信号は信号処理手段に供給される。信号処理手段は、記憶部に対する書き込みおよび読み出しのタイミングを変えて水平周波数を所定倍に変換すると同時に、マトリックス処理により輝度信号および色信号からR(赤)、G(緑)、B(青)信号に変換して映像R、G、B信号を生成して表示手段へ供給する。これにより、第1の映像信号から第2の映像信号に変換する変換処理を行うことができる。第2の映像信号方式の表示手段にはマスク処理された第2の映像信号の画像が表示される。

【0016】

【発明の実施の形態】以下、適宜図面を参照しながら本

発明の実施の形態を詳述する。本実施の形態の映像信号処理装置は、映像信号をNTSC方式またはPAL方式からパソコン用のモニタのためのVGA (Video Graphics Array) 方式へ映像信号の水平周波数を変換してR、G、B映像信号を生成する直前に、垂直同期信号に基づいてマスク処理のタイミング制御を行うものである。

【0017】図1は、本実施の形態に係る映像信号処理装置の構成を示すブロック図である。図1において、本実施の形態の映像信号処理装置は、コンポジット映像信号CSが供給される入力端子1と、輝度信号が供給される入力端子2と、色信号が供給される入力端子3と、コンポジット映像信号CSを輝度信号Yと色信号Cとに分離するY/C分離回路4と、Y/C分離回路4により分離されて可動接点bに供給される輝度信号Yと入力端子2に入力されて可動接点cに供給される輝度信号Yとを選択的に切り替えて固定接点aに出力するスイッチ5と、Y/C分離回路4により分離されて可動接点bに供給される色信号Cと入力端子3に入力されて可動接点cに供給される色信号Cとを選択的に切り替えて固定接点aに出力するスイッチ6とを有する。

【0018】映像信号のマスク処理はコンポジット映像信号CSによる入力の場合と、輝度信号Yおよび色信号Cによる入力の場合とが考えられるため、コンポジット映像信号CSが入力可能な入力端子1と、輝度信号Yおよび色信号Cが入力可能な入力端子2および3とを設け、スイッチ5および6によりこれらを切り替えるようにしている。

【0019】なお、この映像信号記録再生装置の入力端子1または入力端子2および3に供給されるコンポジット映像信号CSまたは輝度信号Yおよび色信号Cは、カメラ一体型8ミリVTRまたはテレビジョン受像機のチューナーから供給されるものである。

【0020】なお、カメラ一体型8ミリVTRは、図示しないカメラ部とVTR部とにより構成され、カメラ部により撮像された被写体の映像が電気信号に変換され、VTR部により所定の信号処理を施された後に磁気テープに磁気記録されるようになされている。

【0021】また、本実施の形態の映像信号処理装置は、入力されるNTSC方式またはPAL方式の輝度信号Yのうちの放送データやVTRのヘッドスイッチングポジションデータをマスク処理するマスク処理回路7と、入力されるNTSC方式またはPAL方式の色信号Cのうちの放送データやVTRのヘッドスイッチングポジションデータをマスク処理するマスク処理回路8とを有する。

【0022】また、この本実施の形態の映像信号処理装置は、NTSC方式またはPAL方式からパソコンでモニタ表示する解像度の規格であるVGA方式への変換処理であって、メモリに対する書き込みおよび読み出しの

タイミングを変えて水平周波数を2倍(15KHz→31KHz)に変換すると同時に、マトリックス処理により輝度信号Yおよび色信号CからR(赤)、G(緑)、B(青)信号に変換する同期処理およびマトリックス回路9と、同期処理およびマトリックス回路9により生成される垂直同期信号(V SYNC)を用いてマスク処理回路7および8におけるマスク処理のタイミング信号を生成するタイミング作成回路10とを有する。なお、VGA方式は、パソコンのモニタに表示する解像度の規格であり、640×480ドットで26万色中16色が表示でき、この規格にあった映像信号処理装置をパソコンにセットしてモニタにつなぐと、VGAの解像度でグラフィックスなどを表示することができる。

【0023】このように構成された本実施の形態の映像信号処理装置は、以下のような動作をする。上述した図1のブロック図および図2のタイミング作成およびマスク処理の動作を示すタイミングチャートを参照しながら説明する。

【0024】コンポジット映像信号CSが入力端子1に供給されると、コンポジット映像信号CSはY/C分離回路4に供給され、Y/C分離回路4はコンポジット映像信号CSを輝度信号Yと色信号Cとに分離する。Y/C分離回路4により分離された輝度信号Yはスイッチ5の可動接点bに供給される。また、Y/C分離回路4により分離された色信号Cはスイッチ6の可動接点bに供給される。このとき、スイッチ5およびスイッチ6の固定接点aは、それぞれ可動接点bに接続される。これにより、スイッチ5および6の固定接点aにはY/C分離回路4により分離された輝度信号Yおよび色信号Cが供給される。

【0025】また、輝度信号Yが入力端子2に供給され、色信号Cが入力端子3に供給されると、入力端子2に入力された輝度信号Yはスイッチ5の可動接点cに供給され、入力端子3に入力された色信号Cはスイッチ6の可動接点cに供給される。このとき、スイッチ5およびスイッチ6の固定接点aは、それぞれ可動接点cに接続される。これにより、スイッチ5および6の固定接点aには入力端子2および3に供給された輝度信号Yおよび色信号Cが供給される。

【0026】図2Aに入力映像輝度信号Y、図2Bに入力映像色信号Cをそれぞれ示すように、1垂直期間(1V)のうちの先頭部分の所定水平期間にはチューナ受信の場合の文字放送等の放送データ21が設けられていて、1垂直期間(1V)のうちの後端部分の所定水平期間にはVTRのヘッドのスイッチングポジションデータ22が設けられている。このようなデータ21、22は、VGA方式のモニタに表示する際には、不要なデータであり、これらを削除しないでVGA方式のモニタに表示すると、画面の上下にちらつきが現れるため、これらのデータをマスク処理回路7、8によりマスク処理す

る必要がある。

【0027】ここで、スイッチ5の固定接点aに供給される輝度信号Yは同期処理およびマトリックス回路9に供給されていて、同期処理およびマトリックス回路9はこの輝度信号Yに基づいて水平同期信号H SYNCおよび垂直同期信号V SYNCを生成して出力する。この垂直同期信号V SYNCはタイミング作成回路10に供給されていて、タイミング作成回路10はこの垂直同期信号V SYNCに基づいて、マスク処理のためのタイミング信号を生成して、マスク処理回路7、8に供給する。

【0028】具体的には、タイミング作成回路10は、図2Cに示す垂直同期信号Vの立ち上がりから所定期間のパルス幅を有する図2Dに示すタイミング信号1と、タイミング信号1の立ち上がりから所定水平期間後に立ち上がる図2Eに示すタイミング信号2とを生成する。ここで、タイミング信号1は、例えば、垂直同期信号Vの立ち上がり信号をラッチして、水平同期信号Hをクロックとしてデータ21が含まれる所定水平期間だけラッチすることにより生成される。また、タイミング信号2は、例えば、タイミング信号1の立ち上がり信号から水平同期信号Hの所定数をカウントしてからラッチして、水平同期信号Hをクロックとしてデータ22が含まれる所定水平期間だけラッチすることにより生成される。

【0029】そして、タイミング作成回路10は、垂直同期信号Vの前後の所定期間であって、データ21およびデータ22が含まれる水平期間のパルス幅を有する、図2Fに示すマスク信号(1+2)を生成して、マスク処理回路7、8に供給する。具体的には、タイミング作成回路10は、例えば、タイミング信号1およびタイミング信号2をオアゲートにより論理和を演算してマスク信号(1+2)を生成する。

【0030】マスク処理回路7、8は、マスク信号(1+2)により輝度信号Yおよび色信号Cに対してマスク処理を施して、図2Gに示すマスク映像輝度信号Y'および図2Hに示すマスク映像色信号C'を生成して同期処理およびマトリックス回路9に供給する。具体的には、マスク処理回路7、8は、例えば、マスク信号(1+2)のハイレベルHの期間だけスイッチングオンにより黒レベルを出力し、マスク信号(1+2)のローレベルLの期間にはスイッチングオフにより輝度信号Yおよび色信号Cをそのまま出力する。

【0031】このようにして、マスク処理を施されたマスク映像輝度信号Y'およびマスク映像色信号C'は同期処理およびマトリックス回路9に供給される。同期処理およびマトリックス回路9は、メモリに対する書き込みおよび読み出しのタイミングを変えて水平周波数を2倍(15KHz→31KHz)に変換すると同時に、マトリックス処理により輝度信号Yおよび色信号CからR(赤)、G(緑)、B(青)信号に変換して映像R、

G、B信号を生成してVGAモニタへ供給する。これにより、NTSC方式またはPAL方式からパソコンでモニタ表示する解像度の規格であるVGA方式への変換処理を行うことができる。VGA方式のモニタには画面の上下の例えば画面の表示領域ではないが水平走査線30本程度の信号がマスクされて画面の上下のちらつきのない品質の良い画像を得ることができる。なお、同期処理およびマトリックス回路9により生成される水平同期信号H SYNCおよび垂直同期信号V SYNCは他の回路へ供給される。

【0032】上述したように、パソコンのモニターに映像信号を表示させるために、NTSC方式またはPAL方式の映像信号をVGA方式のR、G、B信号に変換する際の2倍水平周波数変換の直前に、マスク処理回路を設けて、マスク処理を行う。この場合のマスク処理のタイミングは、垂直同期信号とタイミングが合っているため、他の複雑なタイミング信号を外部から供給する必要が無く、しかも、汎用のICを用いて、例えば、簡単なラッチ回路やゲート回路によりタイミング作成回路10を構成することができる。

【0033】なお、映像信号は映像規格によって管理されているために、上述したタイミング作成回路10の精度は、目標とする仕様に適合できれば、汎用のICを用いて上述したように簡単に構成することができる。また、上述したように、専用ICを使用せずに、同期タイミングも映像信号に同期しているので、タイミングの管理を簡単に行うことができる。

【0034】本実施の形態の映像信号処理装置は、映像信号供給源から供給された第1の映像信号を記憶部に対してタイミングを変えて書き込みまたは読み出しを行うことにより第2の映像信号を生成する信号処理手段としての同期処理およびマトリックス回路9と、第2の映像信号の同期信号に基づいて、第1の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング生成手段としてのタイミング作成回路10と、タイミング信号に基づいて、第1の映像信号の所定部分をマスク処理してマスク処理後の第1の映像信号を信号処理手段に供給するマスク処理手段としてのマスク処理回路7、8と、信号処理手段により生成されたマスク処理後の第2の映像信号の画像を表示させる表示手段と、を備えたので、マスク処理と信号処理とのタイミングの調整をすること無く、第2の映像信号の同期信号から簡単な構成で第1の映像信号の所定部分をマスク処理するためのタイミング信号を生成することができ、表示手段により表示される画像の品質を向上させることができる。

【0035】また、本実施の形態の映像信号処理装置は、上述において、タイミング生成手段としてのタイミング作成回路10により生成されたタイミング信号は、第1の映像信号の1垂直期間の先端部分および後端部分

の、それぞれ所定水平期間をマスク処理するようにしたので、第2の映像信号の同期信号からマスク期間の設定のタイミングを容易に決定することができ、これにより、表示手段に表示する際に画面に表示させたくない不要なデータを削除して画面の上下にちらつきが現れることを簡単なタイミング作成で、防止することができる。

【0036】また、本実施の形態の映像信号処理装置は、上述において、マスク処理手段としてのマスク処理回路7、8によるマスク処理は、タイミング信号により指定された期間において第1の映像信号を黒レベルにするようにしたので、信号処理のタイミングとマスク処理のタイミングを調整するための専用の回路を設けることなく、第2の映像信号の同期信号に基づくタイミングで黒レベルに切り替えるだけで簡単なタイミングおよび切り替え処理でマスク処理を行うことができる。

【0037】また、本実施の形態の映像信号処理装置は、上述において、第1の映像信号はNTSC方式またはPAL方式の映像信号であり、第2の映像信号はVGA方式の映像信号であり、信号処理手段としての同期処理およびマトリックス回路9は、書き込みタイミングに対して2倍のタイミングで読み出しを行うようにしたので、NTSC方式またはPAL方式の映像信号をVGA方式のR、G、B信号に変換する際の2倍水平周波数変換を行うことができ、パソコンのモニターに映像信号を表示させることができる。

【0038】また、本実施の形態の映像信号処理方法は、映像信号供給源から供給された第1の映像信号を記憶部に対してタイミングを変えて書き込みまたは読み出しを行うことにより第2の映像信号を生成する信号処理ステップと、第2の映像信号の同期信号に基づいて、上記第1の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング生成ステップと、タイミング信号に基づいて、上記第1の映像信号の所定部分をマスク処理した後に、マスク処理後の第1の映像信号を上記信号処理ステップにより信号処理をさせるマスク処理ステップと、信号処理ステップにより生成されたマスク処理後の第2の映像信号の画像を表示させる表示ステップと、を備え、マスク処理された第2の映像信号を表示するようにしたので、マスク処理ステップと信号処理ステップとのタイミングの調整をするステップを必要とせず、第2の映像信号の同期信号から簡単な処理で第1の映像信号の所定部分をマスク処理するためのタイミング信号を生成することができ、処理の簡単化により、処理時間を短縮して、表示ステップにおいて表示される画像の品質を向上させることができる。

【0039】また、本実施の形態の映像信号処理方法は、上述において、タイミング生成ステップにより生成されたタイミング信号は、第2の映像信号の垂直同期信号を基準にして生成され、第1の映像信号の1垂直期間の先端部分および後端部分の、それぞれ所定水平期間を

マスク処理するようにしたので、第2の映像信号の同期信号からマスク期間の設定のタイミングを容易に決定することができ、これにより、表示ステップにおいて表示する際に画面に表示させたくない不要なデータを削除して画面の上下にちらつきが現れることを簡単なタイミング作成処理で、防止することができる。

【0040】また、本実施の形態の映像信号処理方法は、上述において、マスク処理ステップによるマスク処理は、タイミング信号により指定された期間においてスイッチングにより、第1の映像信号を黒レベルにするようにしたので、信号処理のタイミングとマスク処理のタイミングを調整するための専用の処理ステップを設けることなく、第2の映像信号の同期信号に基づくタイミングで黒レベルに切り替えるだけで簡単なタイミングおよび切り替え処理でマスク処理を行うことができる。なお、上述した本実施の形態では、NTSC方式またはPAL方式の映像信号をVGA方式のR、G、B信号に変換する際の2倍水平周波数変換する際についてのみ説明したが、ハイビジョン方式の映像信号をVGA方式のR、G、B信号に変換する際の所定倍水平周波数変換する際に適用するようにしても良い。

【0041】

【発明の効果】本発明の映像信号処理装置は、映像信号供給源から供給された第1の映像信号を記憶部に対してタイミングを変えて書き込みまたは読み出しを行うことにより第2の映像信号を生成する信号処理手段と、上記第2の映像信号の同期信号に基づいて、上記第1の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング生成手段と、上記タイミング信号に基づいて、上記第1の映像信号の所定部分をマスク処理してマスク処理後の第1の映像信号を上記信号処理手段に供給するマスク処理手段と、上記信号処理手段により生成されたマスク処理後の第2の映像信号の画像を表示させる表示手段と、を備えたので、マスク処理と信号処理とのタイミングの調整をすること無く、第2の映像信号の同期信号から簡単な構成で第1の映像信号の所定部分をマスク処理するためのタイミング信号を生成することができ、表示手段により表示される画像の品質を向上させることができるという効果を奏する。

【0042】また、本発明の映像信号処理装置は、上述において、上記タイミング生成手段により生成されたタイミング信号は、第1の映像信号の1垂直期間の先端部分および後端部分の、それぞれ所定水平期間をマスク処理するようにしたので、第2の映像信号の同期信号からマスク期間の設定のタイミングを容易に決定することができ、これにより、表示手段に表示する際に画面に表示させたくない不要なデータを削除して画面の上下にちらつきが現れることを簡単なタイミング作成で、防止することができるという効果を奏する。

【0043】また、本発明の映像信号処理装置は、上述

において、上記マスク処理手段によるマスク処理は、上記タイミング信号により指定された期間において上記第1の映像信号を黒レベルにするようにしたので、信号処理のタイミングとマスク処理のタイミングを調整するための専用の回路を設けることなく、第2の映像信号の同期信号に基づくタイミングで黒レベルに切り替えるだけで簡単なタイミングおよび切り替え処理でマスク処理を行うことができるという効果を奏する。

【0044】また、本発明の映像信号処理装置は、上述において、上記第1の映像信号はNTSC方式またはPAL方式の映像信号であり、上記第2の映像信号はVGA方式の映像信号であり、上記信号処理手段は、書き込みタイミングに対して2倍のタイミングで読み出しを行うようにしたので、NTSC方式またはPAL方式の映像信号をVGA方式のR、G、B信号に変換する際の2倍水平周波数変換を行うことができ、パソコンのモニターに映像信号を表示させることができるという効果を奏する。

【0045】また、本発明の映像信号処理方法は、映像信号供給源から供給された第1の映像信号を記憶部に対してタイミングを変えて書き込みまたは読み出しを行うことにより第2の映像信号を生成する信号処理ステップと、上記第2の映像信号の同期信号に基づいて、上記第1の映像信号の所定部分をマスク処理するためのタイミング信号の生成を行うタイミング生成ステップと、上記タイミング信号に基づいて、上記第1の映像信号の所定部分をマスク処理した後に、マスク処理後の第1の映像信号を上記信号処理ステップにより信号処理をさせるマスク処理ステップと、上記信号処理ステップにより生成されたマスク処理後の第2の映像信号の画像を表示させる表示ステップと、を備え、マスク処理された第2の映像信号を表示するようにしたので、マスク処理ステップと信号処理ステップとのタイミングの調整をするステップを必要とせず、第2の映像信号の同期信号から簡単な処理で第1の映像信号の所定部分をマスク処理するためのタイミング信号を生成することができ、処理の簡単化により、処理時間を短縮して、表示ステップにおいて表示される画像の品質を向上させることができるという効果を奏する。

【0046】また、本発明の映像信号処理方法は、上述において、上記タイミング生成ステップにより生成され

たタイミング信号は、上記第2の映像信号の垂直同期信号を基準にして生成され、第1の映像信号の1垂直期間の先端部分および後端部分の、それぞれ所定水平期間をマスク処理するようにしたので、第2の映像信号の同期信号からマスク期間の設定のタイミングを容易に決定することができ、これにより、表示ステップにおいて表示する際に画面に表示させたくない不要なデータを削除して画面の上下にちらつきが現れることを簡単なタイミング作成処理で、防止することができるという効果を奏する。

【0047】また、本発明の映像信号処理方法は、上述において、上記マスク処理ステップによるマスク処理は、上記タイミング信号により指定された期間においてスイッチングにより、上記第1の映像信号を黒レベルにするようにしたので、信号処理のタイミングとマスク処理のタイミングを調整するための専用の処理ステップを設けることなく、第2の映像信号の同期信号に基づくタイミングで黒レベルに切り替えるだけで簡単なタイミングおよび切り替え処理でマスク処理を行うことができるという効果を奏する。

【図面の簡単な説明】

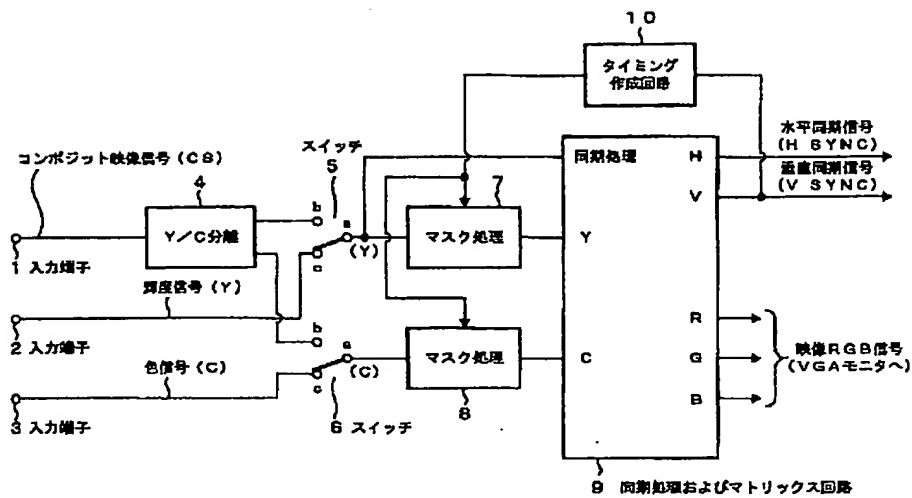
【図1】本発明の実施の形態に係る映像信号処理装置の構成を示すブロック図である。

【図2】本発明の実施の形態のタイミング作成およびマスク処理の動作を示すタイムチャートであり、図2Aは入力映像輝度信号(Y)、図2Bは入力映像色信号(C)、図2Cは垂直同期信号(V)、図2Dはタイミング信号1、図2Eはタイミング信号2、図2Fはマスク信号(1+2)、図2Gはマスク映像輝度信号(Y')、図2Hはマスク映像色信号(C')をそれぞれ示す。

【符号の説明】

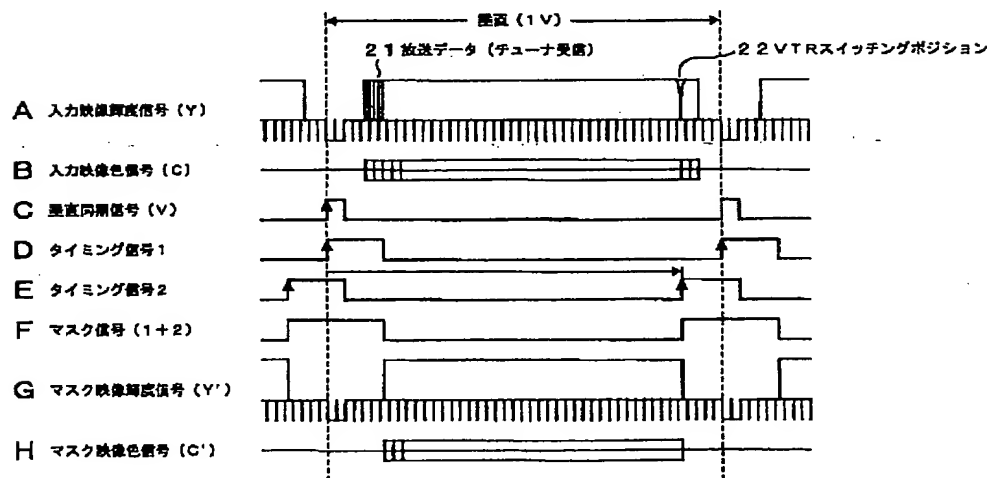
1……入力端子、2……入力端子、3……入力端子、4……Y/C分離回路、5……スイッチ、6……スイッチ、7……マスク処理回路、8……マスク処理回路、9……同期処理およびマトリックス回路、10……タイミング作成回路、21……放送データ、22……VTRスイッチングポジションデータ、Y……輝度信号、C……色信号、H SYNC……水平同期信号、CS……コンポジット映像信号、V SYNC……垂直同期信号、R、G、B……映像R、G、B信号

【図1】



本実施の形態の映像信号処理装置の構成を示すブロック図

【図2】



本実施の形態のタイミング作成およびマスク処理の動作を示すタイミングチャート

フロントページの続き

(51)Int.Cl.⁶
H04N 9/64

識別記号

FI
H04N 9/64

P